ΣΧΕΔΙΑΣΗ ΚΑΙ ΚΑΤΑΣΚΕΥΗ ΗΛΕΚΤΡΟΝΙΚΩΝ ΚΥΚΛΩΜΑΤΩΝ

Δρ. Δ. Λαμπάκης

(8^{η} σειρά διαφανειών)

Ψηφιακά Κυκλώματα CMOS

Τα μοντέρνα ψηφιακά κυκλώματα (λογικές πύλες, μνήμες, επεξεργαστές και άλλα σύνθετα κυκλώματα) υλοποιούνται σήμερα στην πλειοψηφία τους (>75% του συνόλου των παραγόμενων ψηφιακών κυκλωμάτων) με τεχνολογία CMOS (complementary metal-oxide semiconductor).

Η τεχνολογία αυτή συνδυάζει συμπληρωματικά **τρανζίστορ επίδρασης πεδίου** (**metal-oxide semiconductor field effect transistors – MOSFETs**) **p-τύπου** (**pMOS**) και **n-τύπου** (**nMOS**) για την κατασκευή των διάφορων λογικών κυκλωμάτων.

Ψηφιακά Κυκλώματα CMOS

Γενικές πληροφορίες

Η τεχνολογία CMOS αναπτύχθηκε αργότερα από εκείνη των τρανζίστορ διπολικής επαφής.

Κατά τα πρώτα χρόνια της εμπορικής εφαρμογής της (δεκαετία του ’70) αποτέλεσε εναλλακτική λύση για συστήματα χαμηλής ισχύος λόγω της ιδιαίτερα μειωμένης κατανάλωσης ενέργειας έναντι των λογικών κυκλωμάτων με τρανζίστορ διπολικής επαφής.

Από την άλλη πλευρά, το βασικό μειονέκτημα των κυκλωμάτων CMOS ήταν η αργή λειτουργία τους.

Στις επόμενες δεκαετίες (‘80-’90), τόσο η τεχνολογία CMOS όσο και η διπολική τεχνολογία ακολούθησαν την κατασκευαστική τάση για συρρίκνωση των διαστάσεων των τρανζίστορ και της αύξησης της ταχύτητας λειτουργίας τους. Η διπολική τεχνολογία παρέμεινε γρηγορότερη, χωρίς όμως να επιτύχει σημαντική μείωση της κατανάλωση ισχύος. Η τεχνολογία CMOS όμως ήταν ιδανική για λογικά κυκλώματα μεγάλης ολοκλήρωσης και χαμηλής κατανάλωσης ισχύος.

Ψηφιακά Κυκλώματα CMOS

Γενικές πληροφορίες

Στις αρχές της δεκαετίας του ’90 οι κατασκευαστικές διαστάσεις των ολοκληρωμένων κυκλωμάτων έφτασαν το 0.5μm.

Το γεγονός αυτό επέτρεψε την κατασκευή κυκλωμάτων CMOS πολύ μεγάλης ολοκλήρωσης, η απόδοση των οποίων σε **επίπεδο συστήματος** (λειτουργικότητα) ξεπέρασε την **μεμονωμένη απόδοση** (ταχύτητα) των τρανζίστορ διπολικής επαφής.

Έκτοτε η τεχνολογία CMOS είναι κυρίαρχη.

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET.

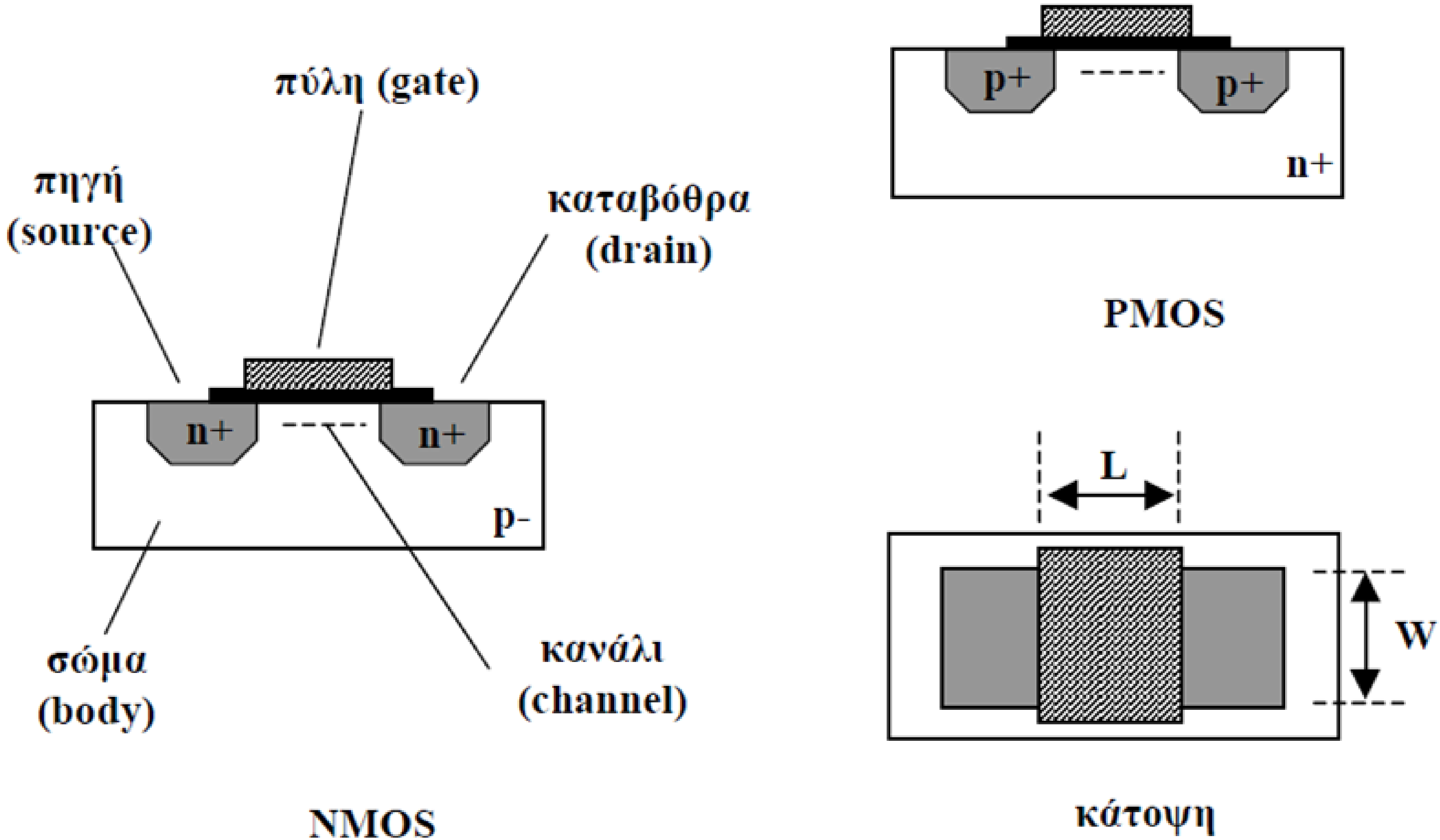
Το τρανζίστορ MOSFET είναι η βάση της τεχνολογίας λογικών κυκλωμάτων CMOS.

Το τρανζίστορ αυτό είναι **επίδρασης πεδίου** (field effect transistor – FET): η αγωγιμότητα ενός **καναλιού** (channel) μεταξύ δύο ακροδεκτών, *πηγής* (source) και **καταβόθρας** (drain), ελέγχεται από την τάση που εφαρμόζεται σε έναν τρίτο ακροδέκτη, την **πύλη** (gate).

Σημείωση: σε αντίθεση με τα τρανζίστορ διπολικής επαφής, η πύλη δεν διαρρέεται από ρεύμα.

Ψηφιακά Κυκλώματα CMOS

Η απλοποιημένη δομή ενός τρανζίστορ MOSFET



Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET.

Τα τρανζίστορ MOSFET κατασκευάζονται σε δύο μορφές, NMOS και PMOS, ανάλογα με το είδος του πυριτίου της πηγής και της καταβόθρας (n-type και p-type αντίστοιχα).

Στην κάτοψη ενός MOSFET σημειώνονται οι διαστάσεις (L και W) του καναλιού κάτω από την πύλη. Οι διαστάσεις αυτές ορίζονται από τον σχεδιαστή και είναι καθοριστικές για τα χαρακτηριστικά λειτουργίας του τρανζίστορ, όπως η αγωγιμότητα και οι χωρητικότητες της πύλης.

Κάθε τρανζίστορ MOSFET έχει και έναν 4^{ο} ακροδέκτη, το **υπόστρωμα** ή **σώμα** (body), στο οποίο σχηματίζεται το κανάλι ανάμεσα σε πηγή και καταβόθρα κάτω ακριβώς από την πύλη.

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET.

Σε κανονικές συνθήκες η διπολική επαφή μεταξύ του υποστρώματος και της πηγής/καταβόθρας (p-n για τα NMOS και n-p για τα PMOS) πρέπει να είναι ανάστροφα πολωμένη.

Έτσι στα τρανζίστορ NMOS το υπόστρωμα (σώμα) συνδέεται **πάντοτε** στην αρνητικότερη τάση τροφοδοσίας (γείωση), ενώ στα PMOS συνδέεται στη θετικότερη (V_{DD}).

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET.

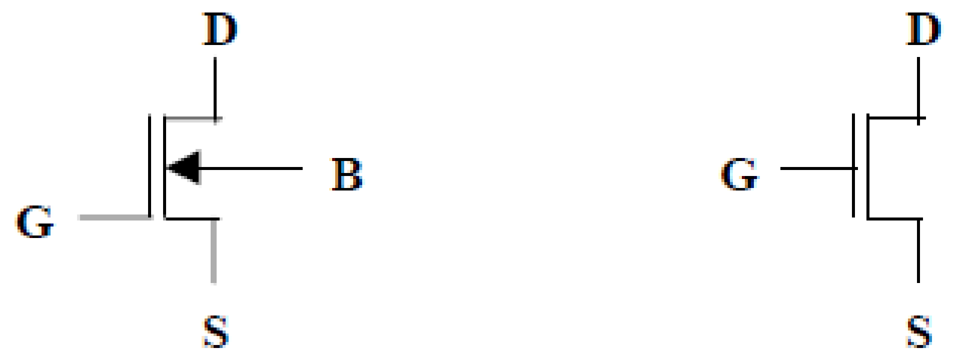
Στα τρανζίστορ MOSFET, τα οποία χρησιμοποιούνται για την κατασκευή λογικών κυκλωμάτων, η πηγή και η καταβόθρα δεν έχουν καμία διαφορά από φυσική άποψη μεταξύ τους.

Κατά σύμβαση, στα NMOS η πηγή είναι αρνητικότερη από την καταβόθρα (σε τάση), ενώ στα PMOS η πηγή είναι θετικότερη.

Ψηφιακά Κυκλώματα CMOS

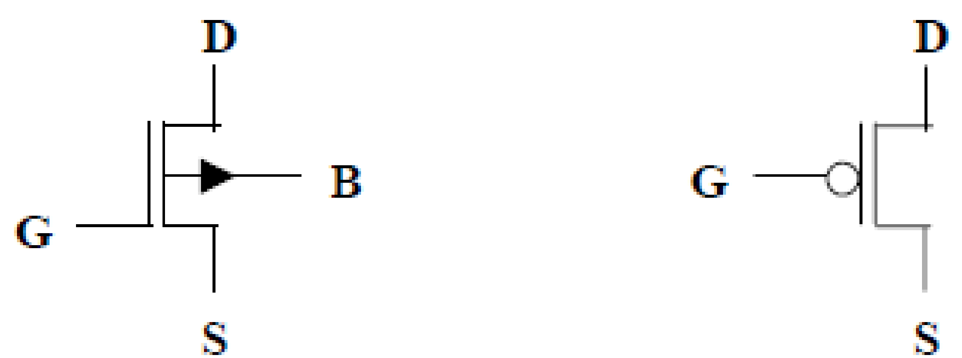
Το τρανζίστορ MOSFET.

Τα σύμβολα των τρανζίστορ NMOS και PMOS, τόσο με όσο και χωρίς τον ακροδέκτη του σώματος.



NMOS

Το τρανζίστορ NMOS απαιτεί θετική τάση στην πύλη του για να άγει, ενώ το PMOS αρνητική, όπως υποδηλώνει και ο **κύκλος αντιστροφής** στο απλοποιημένο σύμβολο PMOS



PMOS

Ψηφιακά Κυκλώματα CMOS

Το τρανζίστορ MOSFET.

Σημείωση 1: Τα τρανζίστορ που παρουσιάστηκαν προηγουμένως ανήκουν στον τύπο **πύκνωσης** (enhancement), όπου το αγώγιμο κανάλι σχηματίζεται με την επίδραση της τάσης στην πύλη του τρανζίστορ. Υπάρχουν και MOSFET **αραίωσης** (depletion), όπου το αγώγιμο κανάλι προϋπάρχει και διακόπτεται με την επίδραση της τάσης της πύλης.

Σημείωση 2: Τα τρανζίστορ αραίωσης δεν χρησιμοποιούνται στα σύγχρονα λογικά κυκλώματα, για τον λόγο αυτόν στη συνέχεια εξετάζονται μόνο τα τρανζίστορ πύκνωσης.

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Σε ένα τρανζίστορ NMOS (PMOS), όταν εφαρμοστεί θετική (αρνητική) τάση στην πύλη (ως προς την πηγή), τότε παρατηρείται συσσώρευση θετικού (αρνητικού) φορτίου στην περιοχή του υποστρώματος κάτω από την πύλη.

Όταν η τάση της πύλης-πηγής V_{GS} υπερβεί μία κρίσιμη τιμή, η οποία ονομάζεται **τάση κατωφλίου** V_T του τρανζίστορ, η περιοχή κάτω από την πύλη “αντιστρέφεται” από p-type (n-type) σε n-type (p-type). Με την αντιστροφή αυτή σχηματίζεται το αγώγιμο κανάλι μεταξύ πηγής και καταβόθρας.

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Η τάση κατωφλίου ενός τρανζίστορ MOSFET εξαρτάται από τα **κατασκευαστικά χαρακτηριστικά** του τρανζίστορ καθώς και την διαφορά δυναμικού V_{SB} μεταξύ πηγής και υποστρώματος.

Η επίδραση του V_{SB} ονομάζεται **body effect** και τείνει να αυξάνει την τάση κατωφλίου όσο μεγαλώνει το V_{SB}.

Η τάση κατωφλίου εξαρτάται επίσης από τη θερμοκρασία: όσο αυτή αυξάνεται, τόσο το V_T μειώνεται (μείωση περίπου 1.5mV/^oC).

Σημείωση: σε κανονικές συνθήκες η τάση κατωφλίου ενός τρανζίστορ NMOS, το οποίο χρησιμοποιείται σε ψηφιακά κυκλώματα, έχει τυπικές τιμές από 0.5V έως 0.7V (το ίδιο ισχύει για το PMOS, με τη διαφορά ότι το V_T είναι αρνητικό).

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Στον παρακάτω πίνακα φαίνονται (συνοπτικά) οι περιοχές λειτουργίας ενός τρανζίστορ MOSFET.

Χρησιμοποιούμενα σύμβολα:

I_{DS}: ρεύμα καταβόθρας-πηγής που διαρρέει το τρανζίστορ.

V_{GS}: τάση πύλης-πηγής

V_{DS}: τάση καταβόθρας πηγής.

V_T: τάση κατωφλίου για το τρανζίστορ.

Σημείωση: οι παραπάνω τάσεις είναι θετικές για ένα τρανζίστορ NMOS και αρνητικές για ένα PMOS, ενώ το ρεύμα IDS έχει αντίθετη φορά για το PMOS.

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Περιοχή λειτουργίας	Συνθήκες	Λειτουργία για το NMOS (σε παρένθεση για το PMOS)	Σχόλια
αποκοπή (cutoff region)	για το NMOS: $V_{GS} < V_T$ για το PMOS: $V_{GS} > V_T$	Όσο η τάση V_{GS} είναι μικρότερη (μεγαλύτερη) από την τάση κατωφλίου V_T το ρεύμα I_{DS} είναι πρακτικά μηδενικό. $I_{DS} = 0$	Το τρανζίστορ μπορεί να θεωρηθεί πρακτικά ως **ανοικτό κύκλωμα**. Στην πραγματικότητα υπάρχει ένα ελάχιστο ρεύμα I_{DS}, το οποίο όμως είναι αμελητέο (της τάξης των pA).
περιοχή αντίστασης (resistive region)	για το NMOS: $V_{GS} \geq V_T$ *και* $V_{DS} < (V_{GS}-V_T)$ για το PMOS: $V_{GS} \leq V_T$ *και* $V_{DS} > (V_{GS}-V_T)$	Όταν η τάση V_{GS} είναι μεγαλύτερη (μικρότερη) από την τάση κατωφλίου V_T και η τάση V_{DS} μικρότερη (μεγαλύτερη) από την τιμή V_{GS}-V_T , τότε το ρεύμα I_{DS} ισούται με: $I_{DS}=k[(V_{GS}-V_T)V_{DS}+V^2_{DS}/2]$ Ο παράγοντας **k** ονομάζεται *συντελεστής κέρδους* και είναι: $k = \mu C_{OX}(W/L)$, όπου μ η κινητικότητα των φορέων φορτίου (ηλεκτρόνια για το NMOS και οπές για το PMOS), C_{OX} η χωρητικότητα του οξειδίου της πύλης και W/L οι διαστάσεις της πύλης.	Το τρανζίστορ συμπεριφέρεται ως **μεταβλητή αντίσταση**, ελεγχόμενη από την τάση της πύλης: α) Το ρεύμα I_{DS} είναι ανάλογο του V_{GS}. β) Το ρεύμα I_{DS} είναι επίσης ανάλογο του V_{DS}. Για μικρές τιμές του V_{DS} η αναλογία είναι γραμμική (δείκτης Α σχήματος 3-3). Για μεγαλύτερες τιμές V_{DS} υπερισχύει ο όρος V^2_{DS} και το ρεύμα I_{DS} μεταβάλλεται μη γραμμικά (δείκτης Β στο σχήμα 3-3)

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

περιοχή κορεσμού (saturation region)	για το NMOS: $V_{GS} \geq V_T$ *και* $V_{DS} \geq (V_{GS}-V_T)$ για το PMOS: $V_{GS} \leq V_T$ *και* $V_{DS} \leq (V_{GS}-V_T)$	Όταν η τάση V_{DS} είναι μεγαλύτερη (μικρότερη) από την τιμή V_{GS}-V_T , τότε το φορτίο του καναλιού απομακρύνεται από την καταβόθρα (drain). Το κανάλι μεταξύ πηγής και καταβόθρας ελαττώνεται (pinch off) και το ρεύμα I_{DS} ισούται με: $I_{DS}=k(V_{GS}-V_T)^2/2$	Το τρανζίστορ συμπεριφέρεται ως **πηγή ρεύματος**, ελεγχόμενη από την τάση της πύλης: α) Το ρεύμα I_{DS} είναι ανάλογο του V^2_{GS}. β) Το ρεύμα I_{DS} δεν εξαρτάται σε μεγάλο βαθμό από το V_{DS}. Θεωρητικά το ρεύμα I_{DS} είναι ανεξάρτητο του V_{DS}. Στην πράξη όμως, για τα τρανζίστορ πολύ μικρών διαστάσεων που χρησιμοποιούνται στα ψηφιακά λογικά κυκλώματα, το ρεύμα I_{DS} στην περιοχή κορεσμού **εξαρτάται και από το** V_{DS} (δείκτης Γ στο σχήμα 3-3). Επίσης το I_{DS} τείνει να εξαρτάται από το V_{GS} κι όχι από το V^2_{GS} στην περιοχή αυτή.

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

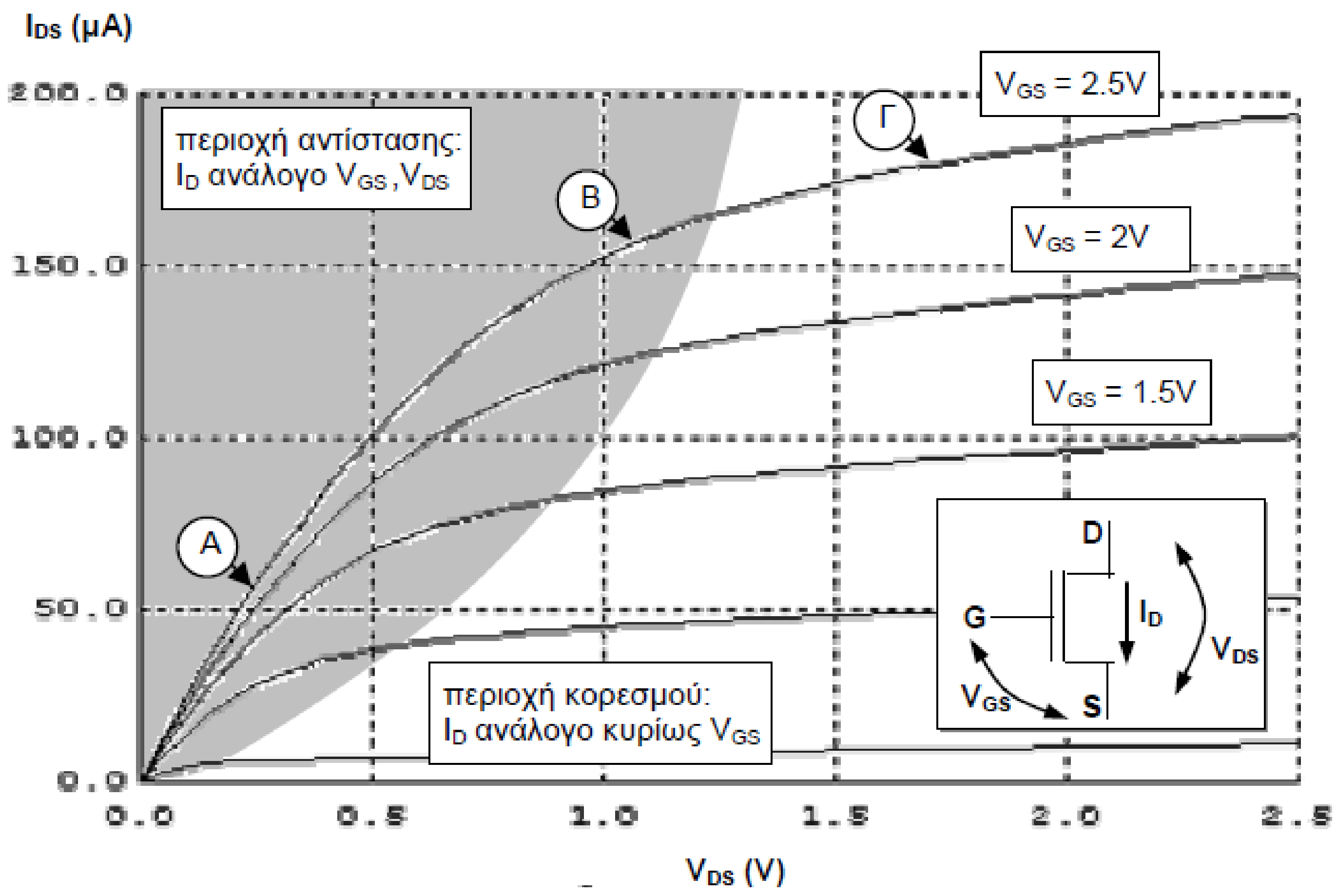
Όπως φαίνεται από τη στήλη “Σχόλια” του πίνακα, η λειτουργία του τρανζίστορ MOSFET αποκλίνει από το θεωρητικό μοντέλο λόγω φαινομένων όπως η **διαμόρφωση του πλάτους του καναλιού** (channel length modulation) και ο **κορεσμός της ταχύτητας** (velocity saturation) των φορέων φορτίου.
Τα φαινόμενα αυτά **δεν** θα εξετασθούν εδώ.

Σημαντική είναι επίσης η **επίδραση της θερμοκρασίας** στις παραμέτρους λειτουργίας του τρανζίστορ: με την αύξηση της θερμοκρασίας α) μειώνεται η τάση κατωφλίου, β) αυξάνεται το ρεύμα διαρροής στην περιοχή αποκοπής και γ) μειώνεται η κινητικότητα τω φορέων φορτίου, άρα και η ταχύτητα λειτουργίας του τρανζίστορ.

Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Οι χαρακτηριστικές καμπύλες ρεύματος-τάσης για ένα τρανζίστορ NMOS 0.35μm.



Ψηφιακά Κυκλώματα CMOS

Λειτουργία τρανζίστορ MOSFET.

Σημείωση:

→ Το τρανζίστορ PMOS λειτουργεί με τον ίδιο ακριβώς τρόπο όπως το NMOS και οι χαρακτηριστικές καμπύλες του τάσης-ρεύματος είναι όμοιες με τη διαφορά ότι είναι αρνητικές.

→ Επιπλέον, το ρεύμα I_{DS} που διαρρέει ένα τρανζίστορ PMOS είναι μικρότερο από το ρεύμα ενός NMOS ιδίων διαστάσεων, επειδή οι φορείς φορτίου στο PMOS (οπές) έχουν μειωμένη κινητικότητα σε σχέση με τα ηλεκτρόνια του NMOS κατά 1/3 έως 1/2.

Βιβλιογραφία

"CAD & ΚΑΤΑΣΚΕΥΗ" Α. ΚΑΡΑΓΚΟΥΝΗΣ, Γ. ΒΕΛΝΤΕΣ, ΤΕΙ ΛΑΜΙΑΣ

ΣΗΜΕΙΩΣΕΙΣ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ **"Βασικές Έννοιες Ψηφιακών Κυκλωμάτων" Δ.Λιούπης – Μ.Στεφανιδάκης, Πανεπιστήμιο Πατρών**